

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-314412

(43)Date of publication of application : 29.11.1996

(51)Int.CI.

G09G 3/36

G02F 1/133

G06F 3/147

(21)Application number : 07-123506

(71)Applicant : NEC CORP

(22)Date of filing : 23.05.1995

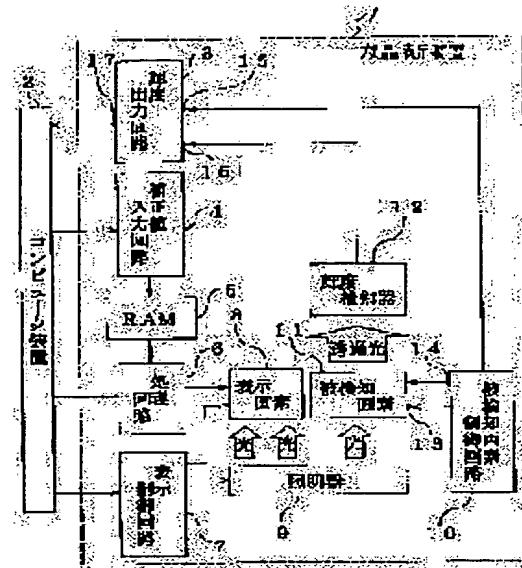
(72)Inventor : KOGA TAKAHIRO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide a liquid crystal display device capable of always displaying an easily visible image by performing display characteristic correction.

CONSTITUTION: A computer device 2 calculates the correction value of the display characteristic of the liquid crystal display device 1 by detecting the display luminance of the liquid crystal display device 1 from a luminance output circuit 3 to input the correction value to a correction value input circuit 4. A RAM 5 stores the correction value as a correction table through the correction value input circuit 4. A processing circuit 6 corrects the image data supplied from the computer device 2 while referring to the correction table stored in the RAM 5 to display the corrected image data on a display pixel 8 controlled by a display control circuit 7.



LEGAL STATUS

[Date of request for examination] 23.05.1995

[Date of sending the examiner's decision of rejection] 10.03.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-314412

(43)公開日 平成8年(1996)11月29日

(51)Int.Cl.*

G 0 9 G 3/36

G 0 2 F 1/133

G 0 6 F 3/147

識別記号

庁内整理番号

F I

技術表示箇所

G 0 9 G 3/36

G 0 2 F 1/133

G 0 6 F 3/147

5 0 5

L

審査請求 有 請求項の数2 O L (全10頁)

(21)出願番号

特願平7-123506

(22)出願日

平成7年(1995)5月23日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 古閑 孝博

東京都港区芝五丁目7番1号 日本電気株式会社内

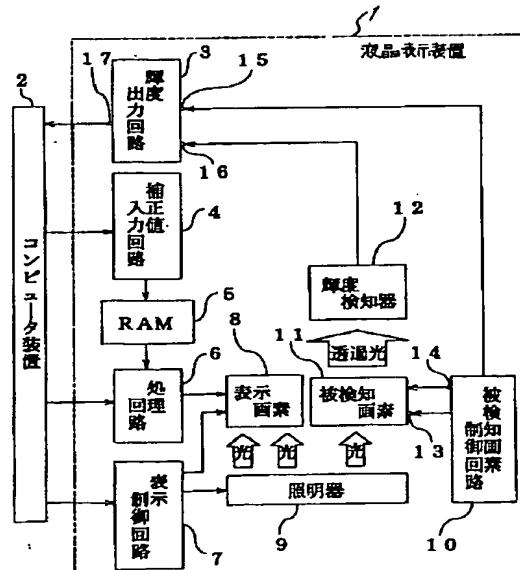
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 表示特性補正を行うことによって視認し易い画像を常に表示できる液晶表示装置を提供する。

【構成】 コンピュータ装置2は、液晶表示装置1の表示輝度を輝度出力回路3から検知することにより、液晶表示装置1の表示特性の補正值を計算し、補正值を補正值入力回路4へ入力する。RAM5は、補正值入力回路4を介して補正值を補正テーブルとして格納する。処理回路6はコンピュータ装置2から供給される画像データを、RAM5に格納された補正テーブルを参照して補正し、表示制御回路7に制御された表示画素8に補正済みの画像データを表示する。



【特許請求の範囲】

【請求項1】 表示特性(輝度)を補正する補正手段、入力画像データを表示する表示手段、および表示画面の背面に照明手段を有した液晶表示装置において、コンピュータ装置へ該液晶表示装置の表示特性(輝度)の情報を出力する表示特性出力手段と、該コンピュータ装置内で計算された該表示特性の補正值を入力する補正入力手段と、該補正值を参照しながら該コンピュータ装置から供給された画像データを補正する補正手段を有することを特徴とする液晶表示装置。

【請求項2】 表示画面の背面の照明手段を反射板を用いて実現したことを特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、液晶表示装置に関し、特に表示特性補正部を有する液晶表示装置に関する。

【0002】

【従来の技術】 従来、この種の表示装置は、たとえば特開昭61-198196号公報に示されるように、コンピュータ装置において、表示装置の経年変化による画質の劣化を防ぎ、さらに透過光量に応じて人間の視感度補正をも可能とし、また更に光透過性の表示部材の非直線性の補正をも可能とした表示装置を提供することを目的として用いられている。

【0003】 図9は、従来の表示装置の一例を示すプロック図である。液晶表示部101は液晶板である。検知部103は液晶表示部101の表示濃度を検知する。リードオンリメモリ(以下、ROMと称する)であるROM110は画像データを記憶している。カウンタ111は、画像記憶用のROM110から画像データを読み出すためのアドレス信号を発生する。テーブル112は補正データを記憶しており、ROM110から読み出された画像データの信号値に後述の補正を加える。増幅器(以下、AMPと称する)であるAMP113は検知部103の検知信号を増幅する。アナログ信号をデジタル信号に変化するアナログ/デジタル変換器(以下、A/Dと称する)A/D114は、AMP113のアナログ出力信号をデジタル信号化する。レジスタ115は、A/D114の出力信号を一時記憶するためのレジスタである。デジタル信号をアナログ信号に変換するデジタル/アナログ変換器(以下、D/Aと称する)であるD/A116は、テーブル112から出力するデジタル信号をアナログ信号に変換する。デコーダ付きアナログスイッチ117は、カウンタ111の出力(アドレス信号)に応じて液晶表示部101の表示用のマトリクスの縦アドレスを選択し、D/A116の出力を液晶表示部101の表示用マトリクスの縦アドレスの信号線に供給する。デコーダ118は、液晶表示部101の表示用のマトリクスの横アドレスを選択する。

【0004】 図9に示した従来例の動作を説明する。カウンタ111は、たとえば22本のバイナリ出力信号線と1本のキャリー出力線とを有し、これに対応して $10^{24} \times 10^{24} \times 3$ 、すなわち3145728進のバイナリカウンタを構成している。カウンタ111は、バイナリ出力信号線を介してROM110のデータを順次読み出す。その際に、まず $10^{24} \times 10^{24}$ の赤色(以下、Rと称する)に対応した画面の画像データを、後述の画像スキャン順に順次8本の信号としてROM110から出し画像データが、テーブル112のアドレスの一部として供給される。すなわち、この場合ROM110から出力された画像データである8本の信号は、Rの濃度の強さに応じたバイナリ出力としてテーブル112に供給され、液晶表示部101においては横方向(主走査方向)に画面の1行目から左から右へと赤の画素部分がスキャンされ、その後2行目の赤の画素部分が左から右へとスキャンされ、さらに3行目以降を順次左から右へとスキャンされることによりRの画面表示が画面の全面にわたって行われる。続いて、緑色(以下、Gと称する)の画面表示とさらに続いて青色(以下、Bと称する)の画面表示とが、赤の表示と同様な動作で行われる。また、カウンタ111はROM110からデータを読み出すと、カウンタ111の出力が液晶表示部101のマトリクスの横アドレスの指定、色アドレスの指定および縦アドレスの指定を行なうための信号としてそれぞれ、信号線a、cおよびbを通じて同時に送出される。信号線aは液晶表示部101のマトリクスの横アドレスの指定に用いられる。デコーダ付きアナログスイッチ117はその信号線aの信号に応じて液晶表示部101のマトリクスの横アドレスを指定し、D/A116からのアナログ出力信号を出力する。また、同時に信号線bがデコーダ118に接続されており、信号線bの信号が同時に液晶表示部101のマトリクスの縦アドレスを指定して、順次液晶表示部101に画像表示する。図9に示すように、液晶表示部101の表示画面に表示された画面の一部である液晶表示部101の右端中央部には、フォトトランジスタやCCDのような光電変換素子を有する検知部103が設置されており、常に表示画像の濃度状態をこの検知部103により監視している。この検知部103の出力信号であるアナログ信号(検知信号)はAMP113により増幅された後に、A/D114によりデジタル信号に変換され、カウンタ111のキャリー出力に同期して一画面の赤、緑、青の表示終了毎にレジスタ115にラッチされることにより、画像の濃さがレジスタ115に一時的に記憶されることとなる。レジスタ115に記憶された画像濃度データはその後読み出されて、テーブル112の検索アドレス信号の一部として用いられる。また、同時に色選択用信号線cを通じて搬送される色信号もテーブル112のアドレス信号の一部として用いられる。すなわち、テーブル112は、レ

ジスタ115から読み出された画像濃度データと、R0M110から読み出された画像データと、色選択用信号線cの信号とによりアドレッシングされ、これにより検知器103の出力と色信号とに応じて濃度（輝度）が調整された画像信号がテーブル112から読み出されて10ビットのデジタル信号として、D/A116に出力される。D/A116の出力電圧により液晶表示部101の液晶の光透過性は制御される。また、このとき同時にテーブル112の出力データ値には、D/A116の出力電圧による液晶表示部101の液晶の光透過性の非直線性を補正するための補正データが含まれているので、液晶表示部101の液晶の光透過性の非直線性が補正されることになる。更に、画面が暗いときの青の光量を多くするようにして、色視感度の補正を行ったり、また液晶表示装置101の光透過性の劣化が発生したときにも、検知器103がこの劣化を検知し、自動的に液晶表示部101の光透過性を最適状態に調整制御することができる。

【0005】

【発明が解決しようとする課題】第一の問題点は、表示装置の観測者が表示装置の表示特性の補正データを調整できない、ということである。この結果、観測者はあらかじめ用意された一義的な補正画像の提供を受けるのみとなり、観測者にとって見やすい表示画像を常に提供することが困難となる。

【0006】その理由は、補正される表示装置の表示濃度（輝度）をコンピュータ装置などから検出できないことがある。また、表示装置の表示特性が、コンピュータ装置などから供給できず、記憶装置にあらかじめ格納された補正テーブルに従って一定の補正が行われるようになっていることも理由である。

【0007】第2の問題点は、表示装置の表示特性の補正が従来技術では正確に行えないということである。

【0008】その理由は、表示画面の表示濃度（輝度）の出力データは単数であるにもかかわらず、検出器が表示画面の一部分の付近に設置されているので、表示画面の表示濃度（輝度）を検知対象の表示画素が複数となるからである。すなわち、単数の検知結果により、複数の画素データを持った表示画面の表示特性を補正するようになっているからである。

【0009】

【課題を解決するための手段】本発明の液晶表示装置は、表示特性（輝度）を補正する補正手段、入力画像データを表示する表示手段、および表示画面の背面に照明手段を有した液晶表示装置において、コンピュータ装置へ該液晶表示装置の表示特性（輝度）の情報を出力する表示特性出力手段と、該コンピュータ装置内で計算された該表示特性の補正值を入力する補正值入力手段と、該補正值を参照しながら該コンピュータ装置から供給された画像データを補正する補正手段を有することを特徴と

する。

【0010】

【作用】液晶表示装置を制御するコンピュータ装置は、液晶表示装置の輝度値特性、色度値特性などの表示特性を検出できる。このため、液晶表示装置の輝度値特性（ガンマ特性など）および色度値特性（カラーバランスなど）などの表示特性の経時変化、経年変化、個体差などをコンピュータ装置側で常に補正できる。

【0011】

液晶表示装置は、コンピュータ装置から液晶表示装置の表示特性の補正值を補正テーブルとして入力し、液晶表示装置内に格納でき、この補正テーブルを参照して、コンピュータ装置から入力した画像データを補正して画像を表示できる。このため、コンピュータ装置から液晶表示装置へ補正值を供給すると、次回補正值を液晶表示装置へ供給するまでの間、液晶表示装置自体が表示特性の補正を行なうことが可能となる。したがって、液晶表示装置の表示特性の経時変化が安定した際、コンピュータ装置は一旦補正テーブルを液晶表示装置に供給することにより、表示特性の補正の計算および補正值の液晶表示装置への供給を頻繁に行なう必要がなくなり、コンピュータ装置のパフォーマンスへの影響をほとんど与えることなく、液晶表示装置の表示特性の補正が行える。

【0012】

本発明の液晶表示装置は、液晶表示装置を制御するコンピュータ装置へ液晶表示装置の表示特性（輝度）の情報を出力するだけでなく、この液晶表示装置の表示特性の情報をもとに補正值をコンピュータ装置内で計算して、さらにコンピュータ装置から表示特性の補正情報を入力することで、コンピュータ装置から供給された画像データを補正し且つ補正された画像データを基に画像を表示する。より具体的には、表示画面を背面方向から照明する照明手段（図1の9）と、表示画面を構成する表示画素の光透過率を入力信号に応じて制御する表示制御手段（図1の7）と、表示制御手段により制御され文字・画像データを表示する表示手段（図1の8）と、表示手段とは別に設けられ且つ表示手段の表示特性を示す被検知手段（図1の11）と、被検知手段の光透過率を制御する被検知画素部制御手段（図1の10）と、被検知手段の透過光量（輝度）を検知する検知手段（図1の12）と、検知手段の検知出力信号をコンピュータ装置に出力する検知信号出力手段（図1の3）と、補正值をコンピュータ装置から入力する表示特性補正值入力手段（図1の4）と、コンピュータ装置から表示特性補正值入力手段へ供給された補正值を参照して表示手段の表示特性を補正する表示特性補正手段（図1の5および6）とを含む。

【0013】

【実施例】本発明について図面を参照して説明する。図1は、本発明の第1の実施例を示すブロック図である。図1において、液晶表示装置1は、コンピュータ装置2

5
 へ液晶表示装置1の輝度値を出力する輝度出力回路3と、コンピュータ装置2から液晶表示装置1の表示特性の補正值を入力する補正值入力回路4と、コンピュータ装置2から画像データを入力する処理回路6と、コンピュータ装置2から画像表示信号を入力する表示制御回路7とを有している。リードとライトができるランダムアクセスメモリ(以下、RAMと称する)であるRAM5は、補正值入力回路4に接続され、入力した補正值を補正テーブルとして格納する。処理回路6は、RAM5とコンピュータ装置2に接続され、RAM5内に格納された補正テーブルを参照しながらコンピュータ装置2から供給された画像データを補正し、補正された画像データを出力する。表示制御回路7は、コンピュータ装置2、表示画素8および照明器9に接続されていて、コンピュータ装置2から画像表示信号を供給されることにより、表示画素8へ画像表示を制御する表示制御信号と、照明器9へ輝度を制御する照明輝度制御信号を出力する。表示画素8は処理回路6と表示制御回路7に接続されていて、表示制御回路7から供給された表示制御信号に制御され、処理回路6から供給される補正された画像データを表示する。照明器9は、表示制御回路7から照明輝度制御信号を供給されることにより、制御された輝度で発光し、表示画素8および被検知画素11を背面から照明する。被検知画素制御回路10は、輝度出力回路3と被検知画素11に接続されていて、被検知画素11を最小輝度から最大輝度まで制御するアナログ輝度制御信号と、アナログ輝度制御信号に同期した被検知素子選択信号とラッチ信号を発生する。被検知画素11を最大輝度に制御する信号レベルの256分の1(1階調分の輝度)を以下では1輝度制御信号レベルと称する。被検知画素制御回路10は、1~256輝度制御信号レベルまでの256段階のアナログ輝度制御信号を発生する。被検知画素11は被検知画素制御回路10に接続されていて、被検知画素制御回路10から供給されるアナログ輝度制御信号と被検知素子選択信号により制御され発光する。輝度検知器12は被検知画素11と光学的に結合されていて、被検知画素11の輝度を検知し、この輝度値を光電変換してアナログ輝度信号として出力する。輝度出力回路3は、被検知画素制御回路10と輝度検知器12に接続されていて、輝度検知器12から供給されるアナログ輝度信号を8ビットのバイナリのデジタル輝度信号に変換してラッチ信号に同期させて出力する。

【0014】次に、補正值入力回路4、被検知画素制御回路10、被検知画素11および輝度出力回路3の詳細な構成について説明する。

【0015】図2は、本実施例における補正值入力回路4の構成を示す。補正值入力回路4はバッファゲート回路18から構成され、アドレス信号とデータ信号を含むRAMアクセス信号が供給されると、RAM5へこのRAMアクセス信号を出力する。補正值入力回路4はこの

RAMアクセス信号が供給されないときはハイインビーダンス出力状態となる。

【0016】図3は、本実施例における被検知画素制御回路10と被検知画素11の構成例を示すブロック図である。被検知画素制御回路10は、たとえばカウンタとデジタル信号をアナログ信号に変換するデジタル/アナログ変換器(以下、D/Aと称する)と選択器(セレクター)と発振器の組み合わせで実現できる。図3において、被検知画素制御回路10は、発振器19、256進カウンタ20、D/A21、4進カウンタ22、選択器23から構成される。256進カウンタ20はクロック端子24に発振器19から供給されるクロックパルス信号のパルス数を、256個まで計数するバイナリのカウンタで、この計数した値を8ビットのバイナリのデジタル信号として出力する。D/A21は、デジタル輝度制御信号入力端子25に256進カウンタ20から供給されるデジタル輝度制御信号をアナログ輝度制御信号に変換し、1~256輝度制御信号レベルまでの256段階のアナログ輝度制御信号をアナログ輝度制御信号出力端子27から出力する。4進カウンタ22はクロック端子28に256進カウンタのキャリー出力端子26から供給されるクロックパルス信号のパルス数を4個まで計数し、この計数した値を2ビットのバイナリのデジタル信号として出力する。選択器23は、2本の信号線から成るバイナリ信号入力端子29に4進カウンタ22から供給される2ビットのバイナリのデジタル信号に従い、3本の信号線の中から1本の信号線を有効(以下、アクティブと称する)にしてR被検知素子選択信号、あるいはG被検知素子選択信号、またあるいはB被検知素子選択信号を出力する。図3において、被検知画素11は、たとえば液晶表示装置1のRの輝度を示すR被検知素子30、Gの輝度を示すG被検知素子31、Bの輝度を示すB被検知素子32の以上3個の被検知素子から構成される。R選択信号入力端子33、あるいはG選択信号入力端子34、またあるいはB選択信号入力端子35に被検知素子選択信号が選択器23から供給されるとR被検知素子30、あるいはG被検知素子31、またあるいはB被検知素子32が選択され、選択された被検知素子が発光する。この選択された被検知素子、すなわちR被検知素子30、あるいはG被検知素子31、またあるいはB被検知素子32の光透過率は、D/A21から供給されるアナログ輝度制御信号に従い、たとえば1輝度制御信号レベルのときもっとも小さく(暗く)、256輝度制御信号レベルのときもっとも大きく(明るく)なる。

【0017】図4は、本実施例における輝度出力回路3の構成例を示すブロック図である。輝度出力回路3は、たとえば增幅回路(以下、アンプと称する)であるアンプ36、アナログ信号をデジタル信号に変換するA/D37、レジスタ38から構成される。アンプ36はアナログ輝度信号入力端子39に輝度検知器12から供給さ

れるアナログ輝度信号を増幅して出力する。A/D 37 7
はアンプ36から供給されたアナログ輝度信号を8ビットのバイナリのデジタル輝度信号に変換して出力する。レジスタ38は、ラッチ信号入力端子40に被検知画素制御回路10から供給されるラッチ信号に同期させて、A/D 37から供給されるデジタル輝度信号を一時的に記憶し、この一時的に記憶されたデジタル輝度信号をデジタル輝度信号出力端子41から出力する。

【0018】次に、図1の回路の動作について、図3と図5を参照して説明する。図5は、図1の回路の動作例を示すタイムチャートである。

【0019】通常、コンピュータ装置2のカラー表示装置として用いられる液晶表示装置の画素（表示画面を構成する表示単位）はR、GおよびB 3個の最少単位素子で構成されているので、本実施例では図3に示すように被検知画素11をR被検知画素30、G被検知画素31およびB被検知画素32の以上3個の最少単位素子で構成する。また、本実施例では多階調表示可能なカラー表示装置において、256階調のカラー表示可能な液晶表示装置1における表示画像の輝度値や色度値などの表示特性を補正する。

【0020】図5を参照すると、T0～T4において、被検知画素制御回路10は、R被検知画素選択信号、G被検知画素選択信号およびB被検知画素選択信号を選択信選択器23から被検知画素11へ一定周期で供給することにより、被検知画素11内のR被検知画素30、あるいはG被検知画素31、またあるいはB被検知画素の中から1個の被検知画素を選択しアクティブにする。また、被検知画素制御回路10は、被検知画素11へ1～256輝度制御信号レベルまでの256段階のアナログ輝度制御信号を供給することにより、被検知画素選択信号で選択されアクティブとなったR被検知画素30、あるいはG被検知画素31、またあるいはB被検知画素の光透過率を256段階に変化させる。したがって、被検知画素11は照明器9により背面から照明されているので、一定周期で256段階の輝度値を持つ透過光として、R、G、B各々の色で発光する。さらに、被検知画素制御回路10は、1～256輝度制御信号レベルまで256段階に変化するアナログ輝度制御信号の各々の段階の輝度制御信号に同期したラッチ信号を発生し、輝度出力回路3のラッチ信号入力端子15へラッチ信号を供給する。輝度検知器12は、被検知画素11の輝度値を検知しアナログ輝度信号として輝度出力回路3のアナログ輝度信号入力端子16に供給する。ここで、輝度検知器12は、たとえばフォトトランジスタやCCDのような光の強弱信号を電気の強弱信号に変換する光電変換器で実現できる。輝度出力回路3は、被検知画素制御回路10からラッチ信号入力端子15にラッチ信号を入力すると、このラッチ信号に同期して、アナログ輝度信号入力端子16に輝度検知器12から供給されたアナログ輝

度信号を8ビットのバイナリのデジタル輝度信号に変換してデジタル輝度信号出力端子17へ出力する。輝度出力回路3が输出するデジタル輝度信号は、次のラッチ信号がラッチ信号入力端子15に供給されるまで、デジタル輝度信号出力端子17に保持される。コンピュータ装置2は、輝度出力回路3のデジタル輝度信号出力端子17から8ビットのバイナリのデジタル輝度信号を入力し、液晶表示装置1の表示特性の補正值を計算して、この補正值を補正值入力回路4へ出力する。補正值入力回路4は、コンピュータ装置2から補正值をデータとして含んだRAMアクセス信号を入力すると、このRAMアクセス信号をRAM5へ出力する。RAM5は、補正值入力回路4から補正值をデータとして含んだRAMアクセス信号を供給されることにより、この補正值をRAM5内へ補正テーブルとして記憶する（書き込む）。表示制御回路7は、コンピュータ装置2から画像表示信号を入力すると、画像表示を制御する表示制御信号を表示画素8へ供給し、照明輝度を制御する照明輝度制御信号を照明器9へ供給する。処理回路6は、コンピュータ装置2から画像表示信号と同期して表示画素8へ表示する画像データを供給されると、RAM5内に格納されている補正テーブルを参照し（読み込み）ながら、表示特性が補正された画像データを表示画素8へ出力する。表示画素8は表示制御回路7から表示制御信号と、処理回路6から表示制御信号に同期した補正済みの画像データを供給されることにより、画像を表示する。

【0021】次に、図4の輝度出力回路3の詳細な動作について、図1、図3、図5および図6を参照して説明する。図6は、図4の輝度出力回路3の詳細な動作例を示すタイムチャートである。図5を参照すると、レジスタ38のデジタル輝度信号出力端子41は、被検知画素制御回路10から供給されるR被検知画素選択信号、G被検知画素選択信号、B被検知画素選択信号に従い、時刻T0～T1においてRの輝度データを出力し、時刻T1～T2においてGの輝度データを出力し、時刻T2～T3においてBの輝度データを出力する。時刻T3～T4においてはアクティブな被検知画素選択信号が被検知画素制御回路10から被検知画素11へ供給されていないので、R、GおよびBの各々の被検知画素は全く選択されず、被検知画素11は発光していない状態だから、被検知画素11が発光していないときの輝度データ（以下、被検知画素11が発光していないときの輝度データをオフセットデータと称する）、すなわち輝度出力回路3のオフセットデータが、デジタル輝度信号出力端子41から出力される。時刻T0～T1、時刻T1～T2、時刻T2～T3、時刻T3～T4における図1の回路の動作例は同じなので、時刻T0～T1の動作例を代表として説明することで、図4の輝度出力回路3の詳細な動作例の説明とする。図6において時刻T_{r0}は、図5における時刻T0に該当し、図6における時刻T_{g0}は、

図5における時刻T₁に該当する。また、時刻T_{r0}～T_{g0}の動作は時刻T_{r0}～T_{r1}と同じ動作を繰り返している。ここでは、図6におけるT_{r0}～T_{g0}の動作例の代表として、時刻T_{r0}～T_{r1}の動作例を説明する。図6を参照すると時刻T_{r0}～T_{r1}の間で、図3のD/A21は、バイナリのデジタル信号として0～255に変化するデジタル輝度制御信号を256段階のアナログ輝度制御信号に変換し被検知画素11に供給されることにより、1～256段階の輝度制御信号レベルに変化する256段階のアナログ輝度制御信号に変換し被検知画素11に供給する。被検知画素11は、被検知画素制御回路10から入力したR被検知画素選択信号と256段階のアナログ輝度制御信号に同期して、R被検知画素30の光透過率を256段階に変化させることにより、256段階に赤色発光する。輝度検知器12は、被検知画素11と光学的に結合しているので、256段階に発光する被検知画素11の輝度値を検知しアナログ輝度信号に変換してアンプ36へ出力する。アンプ36は、輝度検知器12からアナログ輝度信号入力端子39へアナログ輝度信号を入力すると、このアナログ輝度信号を増幅してA/D37へ出力する。A/D37は、アンプ36から入力したアナログ輝度信号を8ビットのバイナリのデジタル輝度信号に変換してレジスタ38に出力する。レジスタ38は、被検知画素制御回路10からラッチ信号入力端子40にラッチ信号を供給されると、A/D37から入力したデジタル輝度信号を、たとえば時刻T_{r0}～T_{r1}において、時刻T_{r0}～T_{r1}のほぼ中央のラッチ信号の立ち下りで、デジタル輝度信号を一時的に記憶しデジタル輝度信号出力端子41に出力する。コンピュータ装置2は、デジタル輝度信号出力端子41から供給されるデジタル信号を基に液晶表示装置1の表示特性の補正值を計算して、この補正值を補正值入力回路4に供給する。ここで、液晶表示装置1の表示特性の計算方法の例について説明する。補正值被検知画素11が被検知画素制御回路10から入力する256段階のアナログ輝度制御信号は、1輝度制御信号レベル毎に1～256輝度制御信号レベルまで変化する。被検知画素11は、液晶表示装置1と同じ表示特性をもっているので、1輝度制御信号レベルに相当する大きさの輝度信号レベル（以下、1輝度信号レベルと称する）毎に変化する輝度では変化しない。1輝度制御信号レベル毎に変化するアナログ輝度制御信号（またはデジタル輝度制御信号のバイナリ値）と、アナログ輝度制御信号に同期した1輝度信号レベル毎に変化しないアナログ輝度信号（またはデジタル輝度信号のバイナリ値）との比率から、液晶表示装置1の表示特性の補正值が計算される。デジタル輝度制御信号は1輝度制御信号レベル毎に変化するので、コンピュータ装置2は、レジスタ38が出力するデジタル輝度信号のバイナリ値を基に液晶表示装置1の表示特性の補正值を計算できる。処理回路6は、R

OM5内に格納された補正テーブルを参照しながら、コンピュータ装置2から供給される画像データを補正し表示画素8へ出力する。表示画素8は、表示制御回路7から供給された表示制御信号に制御され、処理回路6から供給された補正済みの画像データを表示する。次に、本発明の実施例の効果について説明する。本発明の第1の実施例では、液晶表示装置を制御するコンピュータ装置が、液晶表示装置の輝度値、色度値を検出できる。このため、液晶表示装置の輝度値（ガンマ特性など）および色度値（カラーバランスなど）などの表示特性の経時変化、経年変化、個体差などをコンピュータ装置側で常に検知でき、且つ補正できる。

【0022】また、コンピュータ装置から液晶表示装置の表示特性の補正值を補正テーブルとして液晶表示装置に供給でき、且つ液晶表示装置が補正手段を有しているので、コンピュータ装置から液晶表示装置へ一旦表示特性の補正值を供給すると、次回の補正值を供給するまでは液晶表示装置自体が表示特性の補正を行うことが可能となる。このため、液晶表示装置の表示特性の経時変化が安定した際、コンピュータ装置は補正值を液晶表示装置に供給することにより、次回補正值を液晶表示装置へ供給するまでの間、表示特性の補正の計算および補正值の液晶表示装置への供給を頻繁に行う必要がなくなり、コンピュータ装置のパフォーマンスへの影響をほとんど与えることなく、液晶表示装置の表示特性の補正が行える。

【0023】次に、本発明の第2の実施例について図面を参照して説明する。図7は、本発明の第2の実施例を示すプロック図である。図7では、図1における照明器9が反射板42と照明器43に置き換わった構成となっている。本発明の第1の実施例の液晶表示装置1の場合、表示画素8の背面から照明器9により照明することにより透過光として発光する構造となっている。ところが、たとえば図7に示すように、表示画素8の背面に設けられた反射板42へ表示画素8を通過して反射する自然光などの反射光により画面を表示する構成の液晶表示装置1の場合、輝度検知器12が反射板への入射光を遮るので、被検知画素11が発光できなくなり、液晶表示装置1の輝度を検知できないという問題がある。

【0024】本実施例では、表示画素8の背面に設けられた反射板42へ表示画素8を通過して反射する自然光などの反射光により画面を表示する構成の液晶表示装置1において、被検知画素11の背面にだけ照明器43を設け、被検知画素11を通過する照明器43の透過光を検知することにより、本発明の第1の実施例と同じ効果が得られる。

【0025】次に、本発明の第3の実施例について図面を参照して説明する。図8は、本発明の第3の実施例を示すプロック図である。

【0026】本発明の第1の実施例では、カラー表示可

能な液晶表示装置1の表示画像の輝度値や色度値を補正する構成となっている。ところが、たとえばモノクロ液晶表示装置の表示特性を補正する場合は、表示画面を構成する画素は1色なので、被検知画素11として図3に示すような3個(3色)のR被検知素子30、G被検知素子31およびB被検知素子32は必要ない。本実施例では、図8に示すように、被検知画素11をモノクロ液晶表示装置の表示画面を構成している画素と同じ構造である1個(1色)のモノクロ被検知素子46で構成し、且つ選択される被検知素子が1個なので図3における4進カウンタ22と選択器23を2進カウンタ44で置き換えることにより、モノクロ液晶表示装置の表示特性(輝度)の補正が可能となる。2進カウンタ44のクロック端子45は4進カウンタ22のクロック端子28に相当する。

【0027】次に、本発明の第4の実施例について図面を参照して説明する。本実施例は、図8に示すように、被検知画素11を1個(1色)のモノクロ液晶表示装置の表示画面を構成している画素と同じ構造であるモノクロ被検知素子46で構成し、且つ図7に示すように表示画素8の背面に反射板42を設け、被検知画素11の背面にだけ照明器43を設け、被検知画素11を通過してくる照明器43の透過光をモノクロ液晶表示装置の輝度として検知することにより、反射型のモノクロ液晶表示装置の表示特性(輝度)の補正が可能となる。

【0028】

【発明の効果】本発明の効果は、液晶表示装置の輝度値(ガンマ特性など)および色度値(カラーバランスなど)などの表示特性の経時変化、経年変化、個体差などをコンピュータ装置側で常に補正でき、且つ液晶表示装置の表示特性を補正する際、コンピュータ装置のパフォーマンスへ影響をほとんど与えないということである。このため、観測者に、視認し易い表示画像を、システムのパフォーマンスへの影響を与えることなく、常に提供できる。

【0029】その理由は、液晶表示装置を制御するコンピュータ装置が、液晶表示装置の輝度値、色度値を常時に検出でき、且つコンピュータ装置から液晶表示装置の表示特性の補正値を補正テーブルとして液晶表示装置に常時供給可能で、且つ液晶表示装置自体が表示特性の補正手段を有しているからである。

【図面の簡単な説明】

【図1】本発明の液晶表示装置の第1の実施例を示すブロック図である。

【図2】図1の補正值入力回路4の構成を示した説明図である。

【図3】図1の被検知画素制御回路10と被検知画素11のブロック図を示した説明図である。

【図4】図1の輝度検出回路3のブロック図を示した説明図である。

【図5】本発明の液晶表示装置の第1の実施例の動作を示すタイムチャートである。

【図6】本発明の液晶表示装置の第1の実施例の動作を示すタイムチャートを示す図5における時刻T0～T1間の詳細なタイムチャートである。

【図7】本発明の液晶表示装置の第2の実施例のブロック図を示した説明図である。

【図8】本発明の液晶表示装置の第3の実施例の被検知画素制御回路10と被検知画素11のブロック図を示した説明図である。

【図9】従来例を示すブロック図である。

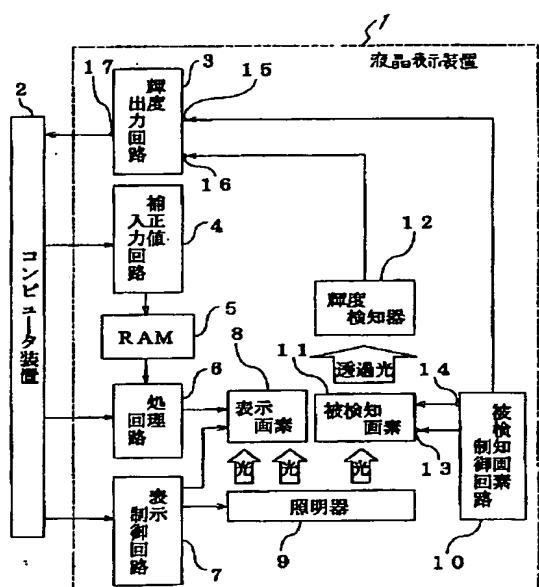
【符号の説明】

| | |
|----|----------------|
| 1 | 液晶表示装置 |
| 2 | コンピュータ装置 |
| 3 | 輝度出力回路 |
| 4 | 補正值入力回路 |
| 5 | RAM |
| 6 | 処理回路 |
| 7 | 表示制御回路 |
| 8 | 表示画素 |
| 9 | 照明器 |
| 10 | 被検知画素制御回路 |
| 11 | 被検知画素 |
| 12 | 輝度検知器 |
| 13 | 選択信号入力端子 |
| 14 | アナログ輝度制御信号出力端子 |
| 15 | ラッチ信号入力端子 |
| 16 | アナログ輝度信号入力端子 |
| 17 | デジタル輝度信号出力端子 |
| 18 | パッファゲート回路 |
| 19 | 発振器 |
| 20 | 256進カウンタ |
| 21 | D/A |
| 22 | 4進カウンタ |
| 23 | 選択器 |
| 24 | クロック端子 |
| 25 | デジタル輝度制御信号入力端子 |
| 26 | キャリー出力端子 |
| 27 | アナログ輝度制御信号出力端子 |
| 28 | クロック端子 |
| 29 | バイナリ信号入力端子 |
| 30 | R被検知素子 |
| 31 | G被検知素子 |
| 32 | B被検知素子 |
| 33 | R選択信号入力端子 |
| 34 | G選択信号入力端子 |
| 35 | B選択信号入力端子 |
| 36 | アンプ |
| 37 | A/D |
| 38 | レジスタ |

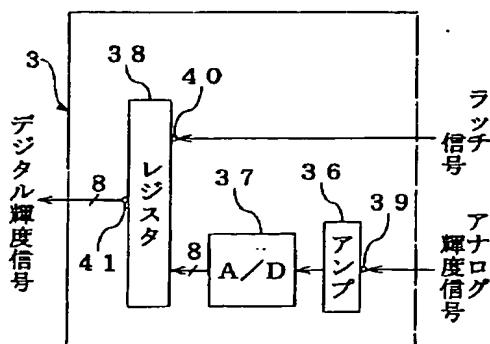
| | |
|-------|--------------|
| 3 9 | アナログ輝度信号入力端子 |
| 4 0 | ラッチ信号入力端子 |
| 4 1 | デジタル輝度信号出力端子 |
| 4 2 | 反射板 |
| 4 3 | 照明器 |
| 4 4 | 2進カウンタ |
| 4 5 | クロック端子 |
| 4 6 | 被検知素子 |
| 4 7 | 選択信号入力端子 |
| 1 0 1 | 液晶表示部 |

| | |
|---------|----------------|
| * 103 | 検知部 |
| 110 | ROM |
| 111 | カウンタ |
| 112 | テーブル |
| 113 | AMP |
| 114 | A/D |
| 115 | レジスタ |
| 116 | D/A |
| 117 | デコーダ付きアナログスイッチ |
| *10 118 | デコーダ |

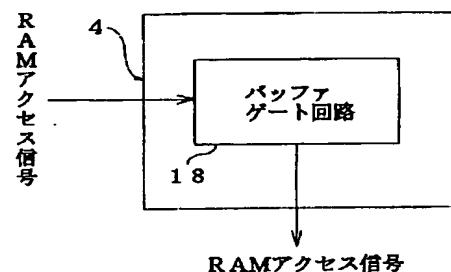
〔図1〕



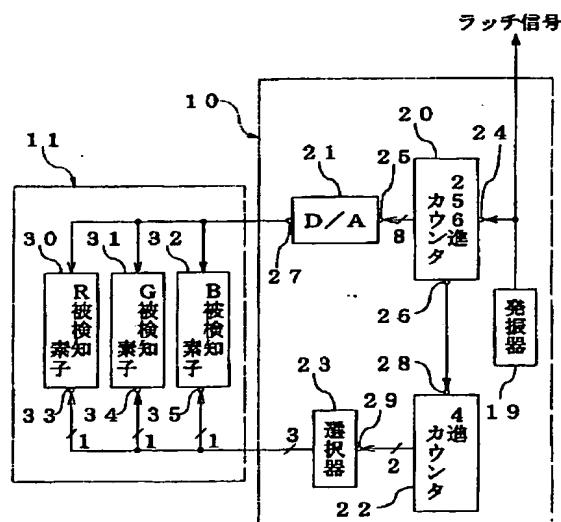
[図4]



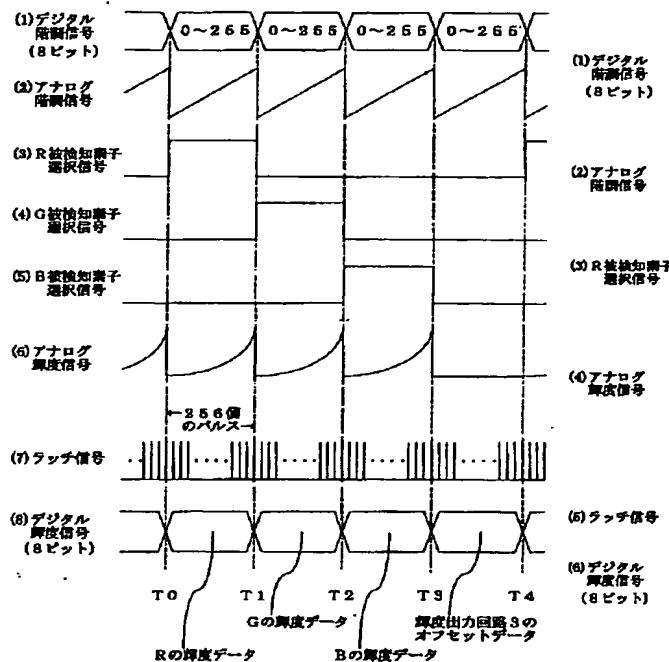
〔图2〕



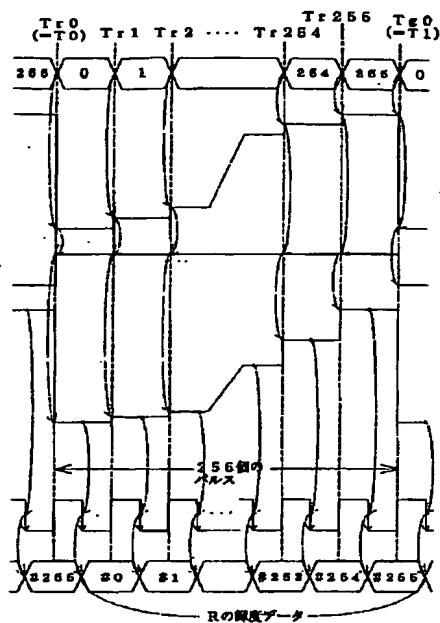
[図3]



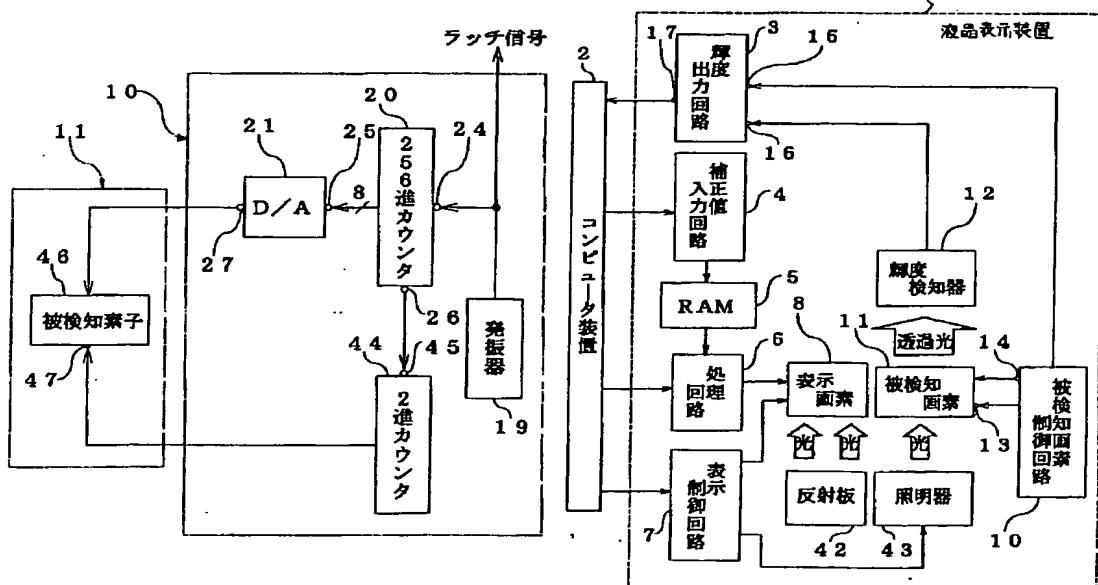
【図5】



【図6】



[図 8]



【図9】

